

ENSINANDO ORGANIZAÇÃO DE COMPUTADORES E SISTEMAS DIGITAIS USANDO HARDWARE RECONFIGURÁVEL DE BAIXO CUSTO

Roberto Medeiros de Faria¹, Elmar Uwe Kurt Melcher² e Maria de Fátima Queiroz Vieira Turnell³

Abstract — Often some form of simulation is used in computer science classes in order to demonstrate aspects of computer organization in laboratory experiments. Our experience shows that it is very difficult for a student to grasp how a computer really works from simulation. In electrical engineering classes, sometimes discrete TTL logic devices are connected manually to form more complex digital circuits. However, it is very difficult to build even a very simple processor using this approach because most of the time is lost searching for bad electrical connections.

This paper presents a low cost FPGA (Field Programmable Gate Array) based kit specifically developed for teaching hardware topics. Starting with a very simple circuit that may use only a flip-flop and an inverter, students may build a finite state machine and finally implement a simplified processor. Based on our experience during 5 semesters we can see that the practical knowledge is acquired more thoroughly using our method.

Index Terms — ensino de tópicos de hardware, arquitetura de computadores, organização de computadores, sistemas digitais, FPGA.

INTRODUÇÃO

É comum encontrar os cursos de arquitetura e organização de computadores ou sistemas digitais utilizando-se de alguma forma de simulação para realizar suas práticas de laboratório. Isto ocorre por diversas razões, que vão desde a facilidade de obtenção de software para este fim até a dificuldade de aquisição do material necessário e específico na montagem de um laboratório hardware, pelos altos custos envolvidos. Esta prática distancia muito o aluno da realidade concreta dos elementos de construção de um computador, impedindo que o mesmo atinja completamente os objetivos previstos para estes cursos. Para vencer este problema, a idéia é colocar nas mãos do aluno componentes de hardware e até um processador real com o qual ele possa experimentar à vontade, dominando assim o funcionamento e os elementos de construção de computadores.

O presente trabalho mostra uma alternativa de baixo custo para a instalação de laboratórios de hardware, para cursos de graduação em computação e engenharia elétrica, a partir de laboratórios de PC's (computadores pessoais), normalmente já existentes, a um baixo custo financeiro

adicional. A solução mais barata que se tem no mercado é adicionar a um PC uma placa de expansão construída a partir de um FPGA (Field Programmable Gate Array – dispositivo de hardware reconfigurável). Porém, mesmo assim, as placas deste tipo disponíveis no mercado são adquiridas a um custo ainda muito alto. Outra dificuldade, também, é que estas placas, via de regra, não foram projetadas para ensino e sim para demonstração de funcionamento de um FPGA ou, ainda, para desenvolvimento e teste de hardware específico, construído sobre um FPGA. Assim, estas placas não apresentam uma interface adequada que dê ao aluno uma visualização simples e efetiva do funcionamento do hardware construído.

A PEAC (Placa para Ensino de Arquitetura de Computadores), aqui descrita, se mostra como uma alternativa de baixo custo para equipar laboratórios de hardware, apresentando também uma interface que traz facilidades efetivas para o domínio, por parte do aluno, do projeto, construção e funcionamento de sistemas digitais modernos.

O ENSINO DE TÓPICOS DE HARDWARE E SEUS OBJETIVOS

Mostra-se a necessidade de ensino de tópicos de hardware de computação preponderantemente nos cursos superiores de computação e engenharia elétrica. Os objetivos do ensino de tópicos de hardware para essas duas áreas do conhecimento diferem principalmente na ênfase maior que é dada ao aprendizado de como projetar e construir computadores em ciência da computação, enquanto, em engenharia elétrica, a ênfase se dá na construção de sistemas digitais em geral. No mais, as disciplinas de tópicos de hardware para os cursos de computação e engenharia elétrica têm objetivos semelhantes.

De modo geral, as disciplinas de hardware de um curso de computação devem mostrar ao aluno a organização e a arquitetura de computadores, suas unidades funcionais e sua estrutura em níveis – os computadores modernos são organizados em camadas onde cada uma funciona como uma máquina virtual.

Também é importante mostrar ao aluno o funcionamento interno detalhado do processador, pois este, dentre os componentes principais do computador, é o que mais concentra funções, controlando os demais componentes e executando efetivamente as instruções.

¹ Roberto Medeiros de Faria, Elmar Uwe Kurt Melcher e Maria de Fátima Queiroz Vieira Turnell, Universidade Federal de Campina Grande, Av. Aprígio Veloso S/N, Bodocongó, 58109-970, Campina Grande, PB, Brasil, {rfaria@dsc, elmar@dsc, fatima@dee}.ufcg.edu.br

Pela natureza funcional do processador, é importante também mostrar ao aluno suas relações com as demais unidades funcionais do computador, evidenciando a distinção entre os caminhos por onde transitam os dados e como se dá a comunicação de controle, possibilitando assim ao aluno distinguir entre bloco de dados e bloco de controle de um computador, analisando os aspectos funcionais de composição e de construção.

Como o computador é na realidade composto de uma parte de hardware e outra parte de software, é muito importante dar ao aluno o conhecimento sobre como funciona a interação direta entre estas duas partes do computador (software e hardware), levando em conta que a fronteira que separa estas partes não é estabelecida de forma definitiva e varia de acordo com a tecnologia de construção empregada.

Vale ressaltar aqui que, quando o objetivo for aprender a projetar e a construir computadores, é fundamental que o aluno tenha condição de conhecer o suficiente para escolher a tecnologia que dará a melhor solução a cada projeto específico. Isto implica ter que experimentar e avaliar os vários modelos de solução disponíveis no mercado.

A experiência com o uso da placa PEAC, que se desenvolveu no Curso de Engenharia Elétrica da Universidade Federal de Campina Grande, foi no âmbito da disciplina Arquitetura de Sistemas Digitais. Esta disciplina tem como objetivo, além de introduzir os fundamentos da arquitetura destes sistemas, dar formação ao aluno em diferentes técnicas de projeto de sistemas digitais. Os conceitos são apresentados a partir do projeto de um computador didático, capaz de realizar cinco instruções, construído a partir de circuitos lógicos simples tais como contadores, registradores e um circuito somador [1].

Ao longo dos semestres em que a disciplina vem sendo lecionada, os alunos realizam experimentos durante os quais esta máquina é montada e testada. O projeto desta máquina permite ao aluno concretizar os conceitos apresentados na disciplina e conectá-los diretamente com os conhecimentos adquiridos na disciplina que lhe é pré-requisito – Circuitos Lógicos.

O ENSINO DE TÓPICOS DE HARDWARE UTILIZANDO COMPONENTES DISCRETOS

Construir computadores e sistemas digitais complexos a partir de componentes discretos de hardware é factível, não, porém, quando estes componentes mais simples e elementares são transistores. Tannenbaum, em seu livro sobre organização de computadores [4], escreve que embora o aluno estivesse "... apto a adquirir um saco cheio de transistores para construir o subconjunto da máquina JVM. Os estudantes que conseguirem concluir esta tarefa com sucesso devem receber a nota máxima na matéria e a recomendação de realizar um exame psicológico completo."

Outra maneira de implementar um processador a partir de componentes discretos seria utilizar tecnologia TTL.

Estima-se a necessidade de 50 componentes TTL para implementar todas as práticas de laboratório para um processador deste porte. Esta solução tem algumas dificuldades que devem ser analisadas. Se o circuito for implementado em placa de circuito impresso, em que os componentes são soldados, estes componentes não poderão ser reutilizados e as diferentes práticas laboratoriais exigirão placas específicas de circuito impresso, elevando assim o custo financeiro para a implementação do laboratório de hardware. A solução mais flexível, neste caso, seria a utilização de *proto-board* para a montagem do circuito. Porém, neste tipo de montagem, aparecem muitos problemas de falhas nas conexões elétricas e então, a maior parte do tempo do aluno aplicado nas experiências fica sendo utilizada na eliminação destas falhas.

O ENSINO DE TÓPICOS DE HARDWARE COM SIMULAÇÃO

É comum as disciplinas que ensinam tópicos de hardware fazerem uso somente de simuladores para ensinar aos alunos os conhecimentos necessários para cumprir os objetivos discutidos anteriormente. Existem várias razões para que a utilização de simulação de hardware seja tão largamente utilizada nestas disciplinas. A razão preponderante é o alto custo do hardware específico necessário em contrapartida com a utilização de laboratórios de computadores pessoais (PC's) utilizando software de simulação. Normalmente, as escolas já possuem seus laboratórios de PC's e os investimentos se restringem à aquisição do software, muitas vezes sem custo por ser de domínio público ou *freeware*. Por exemplo, há autores de livros didáticos sobre arquitetura e organização de computadores que indicam em seus livros o uso de ferramentas de simulação para execução de seus exercícios e práticas [2][3][4].

No seu conhecido livro "*Arquitetura e Organização de Computadores*" [3], Stallings defende o uso da simulação, afirmando que ela é vantajosa, tanto na pesquisa como para fins educacionais, pois "é mais fácil de mudar os vários elementos da organização..." e "...fornece diversas estatísticas detalhadas de desempenho...".

Diante das dificuldades de implementação de um processador, mesmo acadêmico, em hardware e da facilidade sedutora da implementação através de simulação por software, abre-se mão da qualidade do aprendizado, impedindo o aluno de fazer uso de um equipamento de hardware real e concreto em suas experiências laboratoriais.

Existem ainda situações em que a simulação não consegue espelhar a realidade, no caso, por exemplo, de conflito no barramento de dados com a RAM que na prática, eleva o nível da corrente, levando a uma situação de falha elétrica.

Na disciplina Arquitetura de Sistemas Digitais, como parte de uma estratégia que previa a apresentação de outras técnicas de projeto, foi introduzido o conceito de simulação

de uma descrição do circuito a nível esquemático. O grupo de alunos, além de montar o protótipo do projeto original, foi solicitado a fazer modificações neste projeto, desta feita através da simulação do comportamento da máquina modificada. Esta etapa do aprendizado permitiu aos alunos experimentar diferentes arquiteturas resultantes de modificações no conjunto de instruções e modos de endereçamento na nova versão da máquina didática.

A possibilidade de modificar o projeto original se mostrou decisiva no processo de aprendizado. Não apenas aumentou a motivação dos alunos, mas acima de tudo facilitou a apreensão dos conceitos abordados na disciplina.

Como etapa subsequente nesta estratégia de ensino das técnicas de projeto, foi introduzido o conceito de projeto em Linguagens de Descrição de Hardware – HDL. Neste ponto do curso, foram enfatizadas a complexidade do projeto de sistemas digitais e a necessidade de adequar a técnica de projeto.

O ENSINO DE TÓPICOS DE HARDWARE UTILIZANDO FPGA

Como já foi dito, a solução apresentada aqui é uma placa de hardware reconfigurável que faz uso da tecnologia de FPGA. O FPGA é um componente programável composto de milhares de portas lógicas que permitem ser configuradas de modo a implementar um circuito lógico qualquer. Melhor ainda, esta configuração pode ser refeita indefinidas vezes, de modo que o mesmo componente FPGA pode funcionar como um circuito lógico diferente a cada reconfiguração. Isto possibilita que uma mesma placa seja reconfigurada para dar suporte às várias experiências que são realizadas no laboratório. O fato de só utilizarmos uma única placa de circuito eletrônico vem contribuir para a redução do custo adicional com hardware específico.

A construção do hardware baseado em FPGA traz consigo as vantagens defendidas por Stallings [3] para o uso da simulação, ou seja, com o FPGA torna-se fácil modificar os vários elementos da organização, e dispositivos para fornecimento de estatísticas de desempenho podem ser inseridos no próprio hardware – vantagem maior.

DESCRIÇÃO DA PEAC

A PEAC, placa de hardware de baixo custo, foi projetada para dar suporte às experiências dos alunos em toda a extensão dos cursos de tópicos de hardware, pois, por ser reconfigurável, permite experiências envolvendo apenas *flip-flops* e inversores, como exemplo de experimentos mais elementares, e pode também ser utilizada para implementação em hardware de um processador completo.

A placa tem como componente principal um FPGA EPF10K20RC208-4 da família FLEX de fabricação da Altera, com 20 mil portas lógicas equivalentes. Encontram-se também na placa 2 memórias RAM de 16 Kbytes que trabalham em paralelo para permitir o endereçamento de

16K palavras de 16 bits. Um oscilador de 2,5 kHz foi introduzido na placa para geração de sinal de *clock*.

Além dos componentes já citados, a placa possui alguns outros que são utilizados na interface com o usuário. Para este fim, a placa possui 4 bancos de 16 *leds* que são utilizados para a visualização de conteúdos de registradores e palavras de memória. Adicionalmente, encontramos um banco de 2 *leds* que é utilizado para visualização dos estados e controle da RAM (*write enable* e *output enable*). Por último, 1 *led* adicional permite a visualização do sinal de *clock*. Uma chave de onda com 11 posições foi colocada na placa para possibilitar a mudança da funcionalidade dos bancos de *leds*. Uma chave bipolar, incorporada ao circuito, permite gerar manualmente o sinal de *clock*. Também foram adicionados à placa, para aumentar a possibilidade do usuário interagir com a mesma, 4 bancos de 8 chaves liga-desliga do tipo *DIP-switch* que são utilizadas para configuração de funções de controle. Importante lembrar que, por estarem ligados diretamente aos pinos do FPGA, pode-se, se for necessário, reconfigurar toda a funcionalidade dos *leds*, da chave de onda, das chaves liga-desliga e da chave bipolar.

Um conector de 34 pinos é ligado diretamente ao mesmo número de pinos do FPGA, criando uma interface aberta, totalmente configurável para conexão com dispositivos de entrada ou saída, com outro circuito de expansão, ou ainda, com outra placa semelhante.

A placa funciona com três modos de *clock*: gerado manualmente, gerado diretamente pelo oscilador e gerado pelo oscilador com divisor de frequência.

Para proteção de sobrecarga e para permitir evidenciar a ocorrência de conflitos no barramento de dados com a RAM, a placa possui um fusível eletrônico que corta sua alimentação, tanto no caso em que a corrente eleva-se a níveis danosos, quanto quando a tensão de alimentação supera 5 volts, protegendo assim todos os componentes do circuito.

Com o apoio do Programa Universitário da Altera (fabricante do FPGA da placa), representada no Brasil pela PI Componentes, em São Paulo, a PEAC pôde ser fabricada ao custo de aproximadamente US\$ 80.

PEAC VERSUS OUTRAS PLACAS SEMELHANTES

Analisamos alguns aspectos importantes para placas de hardware reconfigurável que se prestariam para ensino. Os aspectos levados em consideração foram: custo, interface com o usuário e memória RAM. Entre 34 placas pesquisadas [5], placas estas que serviriam para o propósito de ensino e que fazem uso de FPGA, nenhuma contém recursos de visualização (*leds*) para mais do que 32 bits, nenhuma contém mais do que 20 chaves para acionamento e nenhuma custa menos do que US\$129. No entanto, todas as placas pesquisadas, que possuem memória RAM, têm capacidade igual ou maior que 16 KB.

Comparando a placa PEAC com as placas pesquisadas, se torna evidente que ela é mais adequada para fins de ensino de tópicos de hardware digital a um custo menor.

METODOLOGIAS DE UTILIZAÇÃO DA PEAC

Na disciplina Arquitetura de Sistemas Digitais, o aluno é apresentado a um ambiente de suporte ao desenvolvimento de projetos em HDL e aos recursos oferecidos pela PEAC. O aluno, então, inicia o desenvolvimento de um projeto em equipe, que consiste na definição comportamental de uma versão modificada do computador didático.

No laboratório, a equipe realiza uma aula introdutória ao ambiente de desenvolvimento, e ao uso da placa. Após o término dos projetos, as equipes apresentam os resultados de cada projeto na forma de seminário. Uma vez que os projetos são agrupados em três categorias, durante a apresentação os alunos podem comparar e discutir as soluções adotadas.

Na disciplina Arquitetura e Organização de Computadores, para não sobrecarregar o aluno logo no início, são dadas práticas introdutórias e, em seguida, a construção de um processador é verificada em quatro etapas:

- 1) Construção de um pisca-pisca (divisor de frequência) usando componentes TTL;
- 2) Verificação do funcionamento do pisca-pisca implementado na PEAC;
- 3) Verificação do funcionamento de banco de registradores e barramento interno;
- 4) (3) + ULA (Unidade Lógica e Aritmética);
- 5) (4) + interface com memória RAM;
- 6) (5) + ROM de microcódigo (processador completo);
- 7) Implementação, pelos alunos, de novas funcionalidades do processador.

Assim, começa-se com a verificação de um circuito muito simples no primeiro contato com a placa até chegar a modificar o processador Java completo [4].

RESULTADOS COM A UTILIZAÇÃO DA PEAC

A partir destas experiências, foi constatado que além do aprendizado ter sido positivamente influenciado, os alunos tiveram a oportunidade de exercitar conceitos que de outro modo seria inviável, uma vez que a construção de protótipos, em particular, demanda recursos de hardware nem sempre disponíveis. Constatou-se, também, que houve flexibilização para alterações em projetos, rapidez nas modificações introduzidas e redução nos custos de infraestrutura necessários ao ensino dos conceitos das disciplinas.

CONCLUSÕES

A tecnologia de FPGA oferece grandes possibilidades para fazer o ensino de arquitetura, organização de

computadores e eletrônica digital mais acessível, mais efetivo e mais empolgante.

O uso da placa PEAC leva a uma metodologia de ensino que possibilita ao aluno iniciante desenvolver suas experiências na medida em que os conceitos teóricos estejam sendo vistos, ou seja, o aluno pode começar construindo elementos mais simples e evoluir para construções de sistemas mais complexos, até chegar à construção de um processador completo. As experiências podem começar analisando o funcionamento de um *flip-flop* e um inversor, passando por uma máquina de estados finitos, de forma que, no final, ele tenha construído um processador integralmente.

Pela nossa experiência com este recurso, podemos afirmar que, quando os conceitos são fixados através das experiências com elementos reais e palpáveis, a aprendizagem se dá de forma muito mais eficiente e que o aluno se sente muito mais seguro na aquisição do conhecimento. Por outro lado, o emprego de um dispositivo lógico programável libera o aluno de dificuldades operacionais de equipamentos antigos, como por exemplo, o citado *protoboard*.

REFERÊNCIAS

- [1] Malvino, A. P., "Microcomputadores e Microprocessadores", McGraw-Hill do Brasil, São Paulo, 1985.
- [2] Murdocca, M. J., Heuring, V. P., "Arquitetura de Computadores" primeira edição, Editora Campus, Rio de Janeiro, 2001.
- [3] Stallings, W., "Arquitetura e Organização de Computadores", quinta edição, Prentice Hall, São Paulo, 2002.
- [4] Tanenbaum, A. S., "Structured Computer Organization", fourth edition, Prentice Hall, 1999.
- [5] <http://www.optimagic.com/boards.html>, acessada em 29/11/2002.